

Progettazione di sistemi analogico-digitali ad alta velocità

Obiettivi

Il corso si propone di trattare la tematica della conversione di segnali analogici in digitali nei moderni sistemi elettronici, in particolare per conversioni analogico-digitale ad alta velocità di campionamento (dell'ordine di 1 GSample/s) richieste in sistemi di acquisizione negli esperimenti di Fisica.

Saranno inizialmente discusse le caratteristiche del segnale campionato e le condizioni per ricostruire il segnale originale. Verranno poi illustrate tecniche di ricostruzione del segnale campionato e gli effetti dovuti alla quantizzazione. Saranno discusse le caratteristiche statiche e dinamiche dei convertitori analogico-digitale, il rapporto segnale rumore nei convertitori reali in funzione del rumore e delle non-linearità. Verranno illustrati diversi tipi di convertitori analogico-digitale ad alta velocità utilizzati negli esperimenti di Fisica con particolare enfasi alle architetture e alle interfacce. Inoltre saranno discussi i dispositivi con architettura interlacciata, analizzando le problematiche inerenti al loro utilizzo e alla calibrazione.

Con l'aiuto di programmi di simulazione verranno illustrate le tecniche di progettazione di sistemi di acquisizione con conversione analogico-digitale ad alta velocità. Le caratteristiche e l'utilizzo di alcuni software commerciali verranno mostrate tramite esempi tratti da progetti di dispositivi attualmente realizzati. Verranno discussi gli strumenti di misura e le tecniche disponibili per la caratterizzazione dei convertitori analogico-digitale. Inoltre si analizzeranno esempi di acquisizione tramite dispositivi FPGA, con particolare risalto alla progettazione delle interfacce con i convertitori analogico-digitale.

Scopo del corso è quello di mostrare, con esempi e spiegazioni intuitive, quali siano i parametri da considerare per progettare un sistema di acquisizione basato su convertitori analogico-digitale ad alta velocità.

Target

Il corso è rivolto ai dipendenti INFN che hanno attività nel campo dell'elettronica ed hanno interesse ad approfondire le tecniche di progettazione di sistemi di acquisizione con convertitori analogico-digitale ad alta velocità.

Date

17-18-19 Ottobre 2017

N. partecipanti

40

Responsabile:

Riccardo Travaglini

Docenti:

I.D'Antone, D.Falchieri, R.Travaglini

Streaming: Sì ☐ No ☒

Sede:

Il corso si svolgerà presso l'albergo Zanhotel Europa - via Cesare Boldrini, 11 - 40121 Bologna - tel. +39 051 4211348 -

Note:

Per tutte le altre informazioni, comprese quelle logistiche, è possibile visitare il seguente sito:

<http://www.bo.infn.it/formazione/>

PROGRAMMA

DATE: 17-18-19 Ottobre 2017

Giorno 1 (17 Ottobre):

Mattina

9.45 - 11.00

Richiamo sistemi campionati

11.30 - 12.45

Tipi di convertitori analogico-digitale moderni: architetture e interfacce; esempi di dispositivi commerciali e non, utilizzati negli esperimenti di fisica.

Pomeriggio

14.15 - 15.30

Esempi pratici di interfacce digitali degli ADC veloci: bus paralleli, seriali, JESD204 ... Problematiche di interfacciamento dei convertitori analogico-digitale ad alta velocità con dispositivi FPGA.

16.00 - 17.30

Progettazione della scheda con convertitori analogico-digitali veloci.

Giorno 2 (18 Ottobre):

Mattina

9.45 - 11.00

ENOB, rumore e non linearità nei convertitori analogico-digitale.

11.30 - 12.45

Tecniche di misura e caratterizzazione di dispositivi. Strumenti di simulazione (es:MATLAB).

Pomeriggio

14.15 - 15.30

Prestazioni di ADC veloci commerciali e non.

16.00 - 17.30

Strumenti di misura per la caratterizzazione degli ADC (esempi pratici di calcolo dell'ENOB, di caratterizzazione del jitter del clock dell'ADC ...).

Giorno 3 (19 Ottobre):

Mattina

9.45 - 11.00

Convertitori analogico-digitale interlacciati: progettazione della scheda, calibrazione ed esempi pratici.

11.30 - 12.45

Approfondimento tecnico sui digitalizzatori commerciali per gli esperimenti di fisica