

Nuovo Esperimento	Gruppo
HSPLIN	5

<b>Struttura</b>
<b>ROMA II</b>

**Rappresentante Nazionale:** Gaetano Salina

Struttura di appartenenza: Roma2

Posizione nell'I.N.F.N.: P. Ricercatore

Ricercatore responsabile locale: Salina G.

## PROGRAMMA DI RICERCA

### A) INFORMAZIONI GENERALI

<b>Linea di ricerca</b>	Elettronica- Links ad alta velocita' per trasmissione dati
<b>Laboratorio ove si raccolgono i dati</b>	RM2 e Ct
<b>Acceleratore usato</b>	
<b>Fascio (sigla e caratteristiche)</b>	
<b>Processo fisico studiato</b>	
<b>Apparato strumentale utilizzato</b>	Cad VLSI
<b>Sezioni partecipanti all'esperimento</b>	RM2 e Ct
<b>Istituzioni esterne all'Ente partecipanti</b>	CERN
<b>Durata esperimento</b>	2 anni

### B) SCALA DEI TEMPI: piano di svolgimento

PERIODO	ATTIVITA' PREVISTA
2001	vedi Proposal Allegato
2002	Vedi Proposal Allegato

Nuovo Esperimento	Gruppo
HSPLIN	5

<b>Struttura</b>
<b>ROMA II</b>

**PREVENTIVO LOCALE DI SPESA PER L'ANNO**
**2001**
**In ML**

VOCI DI SPESA	DESCRIZIONE DELLA SPESA					IMPORTI		A cura della Comm.ne Scientifica Nazionale	
						Parziali	Totale Compet.		
Viaggi e missioni	Interno	5 Viaggi a Catania					5	<b>9</b>	
		3 Viaggi Legnaro (Sadirc2000)					1.5		
5 Viaggi Pisa					2.5				
Estero	5 Settimane uomo al Cern					10	<b>16</b>		
	Riunioni di collaborazione al Cern					3			
	Contatti con Myricom					3			
Materiale Consumo	Tool di sviluppo per PLD e Foundation v3.1					3	<b>62</b>		
	Synopsis					6			
	VLSI (12 mm <sup>2</sup> , 0.35 um AMS)					14			
	VLSI (15 mm <sup>2</sup> , 0.25 um UMS)					32			
	Schede PCI e Componenti elettronici					7			
Trasp.e facch.									
Spese Calcolo	Consorzio	Ore CPU	Spazio Disco	Cassette	Altro				
Affitti e manutenz. apparecchiati.									
Materiale Inventariabile	Logic Analyser (TLA 601)					15	<b>15</b>		
Costruzione Apparati									
<b>Totale</b>							<b>102</b>		
Note:									

Nuovo Esperimento	Gruppo
HSPLIN	5

<b>Struttura</b>
<b>ROMA II</b>

**PREVISIONE DI SPESA: PIANO FINANZIARIO LOCALE  
PER GLI ANNI DELLA DURATA DEL PROGETTO**

**In ML**

ANNI FINANZIARI	Miss. interno	Miss. estero	Mater. di cons.	Trasp.e Facch.	Spese Calcolo	Affitti e manut. appar.	Mat. inventar.	Costruz. apparati	TOTALE Competenza
2001	9	16	62				15		<b>102</b>
2002	8	10	60						<b>78</b>
<b>TOTALI</b>	<b>17</b>	<b>26</b>	<b>122</b>				<b>15</b>		<b>180</b>

Note:

Osservazioni del Direttore della Struttura in merito alla disponibilità di personale e di attrezzature:

Nuovo Esperimento	Gruppo
HSPLIN	5

<b>Struttura</b>
<b>ROMA II</b>

## PREVISIONE DI SPESA

### Piano finanziario globale di spesa

**In ML**

ANNI FINANZIARI	Miss. interno	Miss. estero	Materiale di cons.	Trasp.e Facch.	Spese Calcolo	Affitti e manut. appar.	Mat. inventar.	Costruz. apparati	TOTALE Competenza
2001	14	24	103				15		<b>156</b>
2002	13	18	89					15	<b>135</b>
<b>TOTALI</b>	<b>27</b>	<b>42</b>	<b>192</b>				<b>15</b>	<b>15</b>	<b>291</b>

Note:

Nuovo Esperimento	Gruppo
HSPLIN	5

<b>Struttura</b>
<b>ROMA II</b>

**PROPOSTA DI NUOVO ESPERIMENTO**

Vedi Proposal Allegato

Nuovo Esperimento	Gruppo
HSPLIN	5

<b>Struttura</b>
<b>ROMA II</b>

## **PROPOSTA DI NUOVO ESPERIMENTO**

Vedi Proposal Allegato

# Hsplin: Realizzazione di links veloci per Trasferimento Dati

D.Badoni<sup>1)</sup>, G. Patane<sup>2)</sup>, M.Russo<sup>2)</sup>, A. Salamon<sup>1)</sup> e G.Salina<sup>1)</sup>

1) INFN, Sezione di Roma 2

2) INFN, Sezione di Catania

## Introduzione

L'uso di sistemi di calcolo a multi-processore, per lo studio numerico di un'ampia classe di sistemi, ha avuto negli ultimi anni un notevole sviluppo. Le tre scelte possibili esistenti, uso di SuperComputers commerciali, uso di SuperComputers Custom e uso di clusters di Computers PC, offrono vantaggi diversi. Un Cluster di Computers puo' rappresentare un'ottima soluzione in termini di costo/prestazioni, mentre l'utilizzo di un SuperComputers Custom puo' essere la migliore scelta nel momento in cui si richieda una forte potenza di calcolo. In generale i limiti di una determinata scelta sono fissati dalla natura del problema da risolvere, dalla architettura e potenza del nodo di calcolo e dalla topologia e dalla velocita' di connessione tra i nodi.

La comunita' dell'INFN e', da tempo, orientata verso lo sviluppo e l'utilizzo di SuperComputers Custom (Supercomputers della famiglia APE) per la soluzione di problemi di Lattice Gauge Theory e ha, negli ultimi anni, visto crescere un notevole interesse per i Clusters di Computers per la soluzione di problemi di calcolo parallelo e/o calcolo distribuito.

La ricerca proposta si inserisce in questo contesto e si propone di sviluppare links fisici di comunicazione che migliorino le performance dei sistemi multi-processore in via di sviluppo.

Lo studio e' fatto in stretta collaborazione con il gruppo APENext, in particolare con la sezione dell'INFN di Pisa e con il CERN. Saranno studiate e testate diverse tecnologie di comunicazione al fine di individuare quella che per costi, prestazioni e consumo e' la piu' adatta a computer massivamente paralleli. Il gruppo proponente concentrera' la propria attenzione sulla tecnologia Myrinet<sup>1</sup> al fine di sviluppare un dispositivo di comunicazione sia in vista del suo possibile utilizzo in APENext, sia al fine di fornire un dispositivo general purpose di piu' ampia utilita'. E', anche, intenzione dei proponenti avere dei legami con il gruppo Sadirc2000 di Legnaro che studiera' nel 2001 il nuovo protocollo di comunicazione InfiniBand.

## Piano di lavoro e Richiesta Finanziaria

### Finalita':

Realizzazione di un dispositivo VLSI di comunicazione (Tecnologia 0.18 micron) contenente almeno 6 links bidirezionali che utilizzano il protocollo Myrinet le cui prestazioni tendano verso i 400 Mbytes al secondo per link. Il dispositivo potra essere:

- integrato con il processore di APENext,
- impiegato in una scheda PCI a basso costo

allo scopo di realizzazione di una mesh tridimensionale di processori con un elevato throughput, bassa latenza e basso costo.

### Flusso temporale e Milestones per il 2001:

---

<sup>1</sup> La Myricom e' disposta a fornire, dietro un accordo di riservatezza, il dispositivo FI3 e il layout e i modelli Verilog delle celle base dello FI3 e a partecipare alla modifica delle celle base al fine di ottimizzarne le prestazioni.

Il flusso temporale dell'esperimento e' mostrato nella figura 1.

**Rm2Task1:** Scheda PCI + link Myrinet FI3

Sviluppo di una semplice scheda PCI per il test del nuovo dispositivo della Myrinet FI3. Lo FI3 e' una interfaccia 4-bit-wide sincrona per il Myrinet system-area network (SAN). I risultati del test saranno di riferimento per i risultati del task successivo. I test saranno, in parte, effettuati al CERN. I dispositivi prodotti saranno impiegati nella scheda PCI con 6 links sviluppata a Catania.

**Rm2M1: 31/3/2001 Fine test**

**Rm2Task2:** chip Rm2MyrT1

A partire dal layout e dai modelli Verilog del chip FI3 si realizzerà un chip VLSI, tecnologia 0.35 micron, ottimizzato in termini di velocità, consumo e area occupata. I test utilizzeranno la scheda PCI sviluppata e saranno effettuati, in parte, al CERN. I risultati daranno indicazioni utili sullo sviluppo del chip multi-links.

**Rm2M2: 31/7/2001 Fine test**

**Rm2Task3:** chip Rm2MyrT3

A partire dal layout e dai modelli Verilog del chip Rm2MyrT1 si realizzerà un chip VLSI, tecnologia 0.25 micron, ottimizzato in termini di velocità, consumo e area occupata contenente almeno 4 link bidirezionali. Sarà sviluppata, per i test, un'altra semplice scheda PCI. I test saranno effettuati, in parte, al CERN su una mesh bidimensionale di processori.

**Rm2M3: 31/12/2001 Fine test**

**CtTask1 e CtTask2:** Routing adattivo e Sintesi della FPGA.

Sviluppo e realizzazione software di simulazione per testare differenti strategie di routing adattivo. Tale studio non prevede tecniche di routing smart, ma ne prevede una loro inserzione in una fase successiva. Sviluppo codice VHDL e sua sintesi su FPGA del sistema escluso la parte interfacciata ai tranceivers ed al bus PCI.

**CtM1: 30/4/2001 Sintesi della FPGA**

**CtTask3:** Scheda PCI + Ethernet.

Scheda PCI33 (con possibile sviluppo PCI66 e forse AGP) con 6 links bidirezionali e con routing hardware e bassa latenza (< 0.5 microsecondi). I links saranno a 100 Mbits/s in tecnologia economica UTP classe 5. Il PCI core verrà acquistato. I test verranno effettuati, in parte, al CERN.

**CtM2: 30/9/2001 Fine test**

**CtTask4:** Scheda PCI + Rm2MyrT1.

Scheda PCI33 (con possibile sviluppo PCI66 e forse AGP) con 6 links bidirezionali e con routing hardware e bassa latenza (< 0.5 microsecondi). I links saranno costituiti dai dispositivi Rm2MyrT1. I test verranno effettuati, in parte, al CERN.

**CtM3: 31/12/2001 Fine test**

**CtTask5:** Chip CtRT1.

Progettazione di un chip VLSI, in tecnologia 0.35 micron, contenente la logica per il routing adattivo precedentemente implementata nella FPGA. Il dispositivo verrà realizzato e testato nel 2002.

**Richieste Finanziarie per il 2001:**

Le richieste finanziarie relative ai singoli Task sono riportate nella Tabella 1. Si prevede un minimo di supporto logistico da parte del CERN per quanto riguarda i tests da effettuare.

**Flusso temporale per il 2002:**



Il piano di lavoro per il 2002 prevede:

**Rm2Task1:** Chip Rm2MyrT3

Progettazione, realizzazione e test di un dispositivo VLSI di comunicazione (Tecnologia 0.18 micron) contenente almeno 6 links bidirezionali che utilizzano il protocollo Myrinet le cui prestazioni tendano verso i 400 Mbytes al secondo per link.

**Ct2Task1:** Chip CtRT1

Realizzazione e test del chip VLSI CtRT1 contenete la logica per il routing adattivo.

**Rm2&CtTask1:** PCI66 + Chip CtRT1 + Chip Rm2MyrT3

Progettazione, realizzazione e test di una scheda PCI66 con 6 links bidirezionali e con routing hardware e bassa latenza.

**CtTask2:** PCI66 + Chip CtRT1 + Chip Rm2MyrT3

Realizzazione e test di schede PCI66 con 6 links bidirezionali e con routing hardware e bassa latenza. Loro utilizzo sulla MultiSoft Machine.

**Richieste Finanziarie per il 2002:**

Le richieste finanziarie relative ai singoli Task sono riportare nella Tabella 2.

**Collaborazione:**

Gaetano Salina	Rm2	I. Ric. INFN	0.40 TFE
Andea Salamon	Rm2	Dottorando	0.25 TFE
Davide Badoni	Rm2	Cter. INFN	0.40 TFE
Marco Russo	Ct	P.A.	1.00 TFE
Giuseppe Patane'	Ct	Dottorato	1.00 TFE

	Roma2			Catania		
<b>Missioni Interno</b>	5 Viaggi Catania	5.0	<b>9.0</b>	5 Viaggi a Roma	5.0	<b>5.0</b>
	3 Viaggi LNL	1.5				
	5 Viaggi PI	2.5				
<b>Missioni Estero</b>	Riunioni di Collaborazione Cern	3.0	<b>16.0</b>	<b>Task3:</b> 2 settimana CERN (tests)	4.0	<b>8.0</b>
	Contatti Myricom	3.0				
	<b>Task2:</b> 2 settimane CERN (tests)	4.0				
	<b>Task3:</b> 2 settimane CERN (tests)	4.0				
<b>Consumo</b>	<b>Task1:</b> Fountation	1.5	<b>6.0</b>	<b>Task3 e Task4:</b> Orcad	1.5	<b>41.0</b>
	Tool Sviluppo PLD	1.5				
	Scheda e componenti	3.0				
	<b>Task2:</b> Synopsis	6.0	<b>22.0</b>	Pci Core + Tool sviluppo FPGA Scheda, componenti e FPGA	20.0	
	AMS 0.35 micron 12 mm <sup>2</sup>	14.0				
	Componenti	2.0				
	<b>Task3:</b> UMS 0.25 micron 15 mm <sup>2</sup>	32.0	<b>34.0</b>	<b>Task5:</b> Synopsis Cadence (EuroPractice)	6.0	
Componenti	2.0					
<b>Inventario</b>	Logic Analyser TLA601	15.0	<b>15.0</b>			
<b>Totale</b>			<b>102.0</b>			<b>54.0</b>

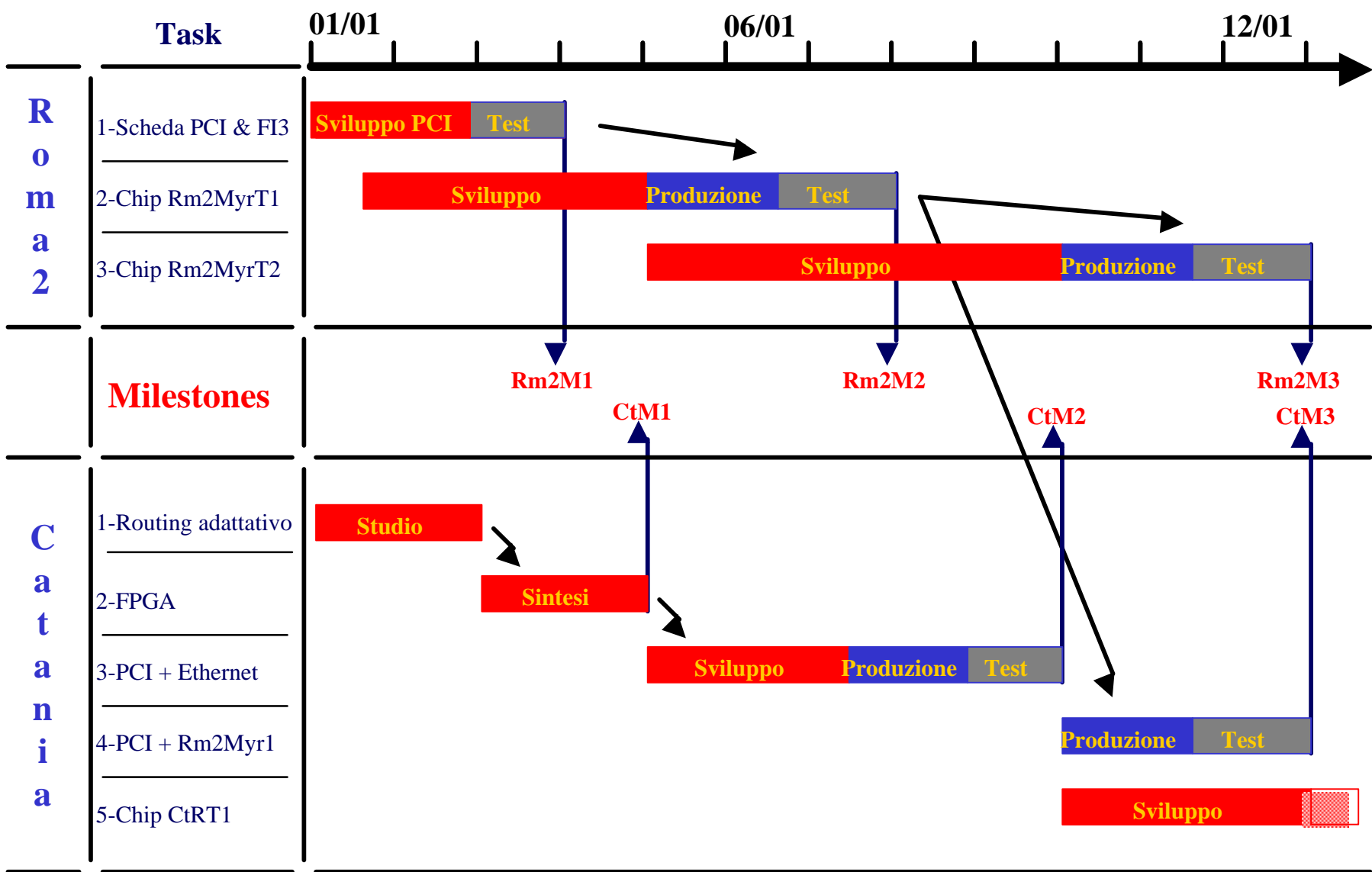
Tabella 1: Richieste finanziarie per il 2001 (MI)

	Roma2			Catania		
<b>Missioni Interno</b>	5 Viaggi Catania	5.0	<b>8.0</b>	5 Viaggi a Roma	5.0	<b>5.0</b>
	6 Viaggi PI	3.0				
<b>Missioni Estero</b>	Riunioni di Collaborazione Cern	2.0	<b>10.0</b>	<b>Rm2&amp;CtTask3:</b> 4 settimana CERN (tests)	8.0	<b>8.0</b>
	Contatti Myricom	2.0				
	<b>Task1:</b> 3 settimane CERN (tests)	6.0				
<b>Consumo</b>	<b>Task1:</b> Chip VLSI Tecnologia 0.18 micron	60.0	<b>60.0</b>	<b>Rm2&amp;CtTask3:</b> Sheda PCI66 e Componenti	15.0	<b>29.0</b>
				<b>Task1:</b> AMS 0.35 micron 12 mm <sup>2</sup>	14.0	
<b>Costruzione App.</b>				<b>Task2:</b> Costruzione Schede PCI66	15.0	<b>15.0</b>
<b>Totale</b>			<b>78.0</b>			<b>57.0</b>

Tabella 2: Richieste finanziarie per il 2002 (MI)

	<b>Roma2</b>		<b>Catania</b>	
	2001	2002	2001	2002
<b>Missioni Interno</b>	9	8	5	5
<b>Missioni Estero</b>	16	10	8	8
<b>Consumo</b>	62	60	41	29
<b>Inventario</b>	15	0	0	0
<b>Costruzione App.</b>	0	0	0	15
<b>Totale</b>	102	78	54	57
	180		111	
	291			

Tabella 3: Piano Finanziario Globale 2001 - 2002 (MI)



**Figura 1:** Flusso temporale

Prof. Crisostomo Sciacca  
Presidente della Commissione  
Scientifica V dell' INFN

Caro presidente,

come sicuramente già sai è stata recentemente presentata alla commissione V una proposta di esperimento Hsplin coordinata a livello nazionale da Gaetano Salina. L' esperimento si propone di studiare la problematica relativa a connessioni veloci punto-punto, con bande passanti dell' ordine di qualche (od addirittura di parecchi) Gbit/sec. Tali link possono essere utilizzati efficacemente sia per sistemi di data acquisition che per la realizzazione di cluster di PC per simulazioni e calcoli numerici massicci.

C'è un' terza area di utilizzo di questo tipo di tecnologie che mi sta particolarmente a cuore. Si tratta della rete di comunicazione tra i nodi di calcolo di sistemi massicciamente paralleli come ad esempio la prossima generazione dei sistemi APE. Al momento siamo impegnati nella progettazione della nuova generazione di sistema APE e ci stiamo accorgendo che le prestazioni globalmente ottenibili da tale sistema dipendono in maniera critica dalla banda di comunicazione nodo-nodo.

A livello industriale si stanno facendo grossi investimenti in questo campo, in vista di applicazioni legate alle reti di calcolatori ed al mondo delle telecomunicazioni. Il problema, forse inatteso, è che molto spesso le esigenze di mercato fanno sì che sistemi di comunicazione di altissime prestazioni siano disponibili "off-the-shelf" in configurazioni che mal si adattano alle esigenze particolari di APE e, per quel che posso immaginare, a quelle di grandi sistemi di DAQ. D' altra parte, le dimensioni minime del "mercato" della fisica delle alte energie ci lasciano poco spazio di manovra nei confronti delle realtà industriali che lavorano in questo campo.

Per questo motivo, ritengo che l' INFN, e la commissione V in particolare, debbano incoraggiare in ogni modo l' acquisizione di competenze dirette in questo campo, in modo da poter modificare questi sistemi per le nostre esigenze. Non si tratta evidentemente di riscoprire l' acqua calda, ma di imparare ad utilizzare direttamente le tecnologie veloci VLSI che cominciano ad essere non troppo difficilmente disponibili (ad esempio un primo passo è l' utilizzo e l'ottimizzazione dei dispositivi Myrinet, esiste un accordo informale con la Myricom che è disposta a mettere a disposizione il layout e i modelli Verilog delle celle base dei loro dispositivi).

Ritengo che l' esperimento Hsplin sia un ottimo passo in questa direzione e ritengo che l' INFN trarrebbe beneficio dai risultati attesi.

Alcuni dei partecipanti ad APE hanno discusso a lungo con Gaetano sulla eventualità di collaborare a Hsplin e non hanno preso questa decisione solo per l' impossibilità di conciliarla con i pressanti impegni del progetto speciale. Tutto APE è comunque interessatissimo ai risultati e pronto a collaborare (con la sezione di Pisa e il gruppo del Cern) informalmente ma energicamente, mettendo a disposizione la propria esperienza in contesti analoghi.

Raffele Tripiccione  
Spokeman APEnext



Codice	Esperimento	Gruppo
	HSPLIN	5

<b>Struttura</b>
<b>ROMA II</b>

**COMPOSIZIONE DEL GRUPPO DI RICERCA (cont.)**

LAUREANDI Cognome e Nome	Associazione		Titolo della Tesi
	SI	NO	
Relatore	<input type="radio"/> SI	<input type="radio"/> NO	
Relatore	<input type="radio"/> SI	<input type="radio"/> NO	
Relatore	<input type="radio"/> SI	<input type="radio"/> NO	
Relatore	<input type="radio"/> SI	<input type="radio"/> NO	
Relatore	<input type="radio"/> SI	<input type="radio"/> NO	
Relatore	<input type="radio"/> SI	<input type="radio"/> NO	
Relatore	<input type="radio"/> SI	<input type="radio"/> NO	
Relatore	<input type="radio"/> SI	<input type="radio"/> NO	

Denominazione	mesi-uomo	<b>SERVIZI TECNICI</b> Annotazioni

**INTERAZIONI CON LE INDUSTRIE (COMMESSE HIGH TECH)**

DENOMINAZIONE	DESCRIZIONE PRODOTTO O COMMESSA
AMS/Fraounhofer	Produzione Dispositivi VLSI
UMS	Produzione Dispositivi VLSI
Myricom	Sviluppo, in collaborazione, di celle VLSI implementanti il protocollo Myrinet

Codice	Esperimento	Gruppo
	HSPLIN	5

<b>Struttura</b>
<b>ROMA II</b>

<b>REFEREES DEL PROGETTO</b>	
Cognome e Nome	Argomento

<b>MILESTONES PROPOSTE PER IL 2001</b>	
Data completamento	Descrizione
3/31/2001	test chip Myrinet FI3 (RM2)
7/31/2001	Test chip Rm2MyrT1 (RM2)
12/31/2001	Test chip Rm2MyrT2 (RM2)
4/30/2001	Sintesi della FPGA e inizio costruzione scheda PCI (CT)
9/30/2001	Test Scheda PCI (CT) e inizio progettazione VLSI
12/31/2001	test prototipo scheda PCI con Rm2MyrT1

<b>COMPETITIVITA' INTERNAZIONALE</b>
<p>La realizzazione di chip di comunicazione basati su celle Myrinet ottimizzate rappresenta un elemento essenziale per la realizzazione di computer paralleli (basati su cluster di PC o su mesh di processori home-made) efficienti. Nell'ambito della ricerca di base questo risultato sara' all'avanguardia.</p>

<b>LEADERSHIPS NEL PROGETTO</b>	
Cognome e Nome	Funzioni svolte
Salina Gaetano	Responsabile Nazionale
Russo Marco	Responsabile locale



Codice	Esperimento	Gruppo
	HSPLIN	5

<b>Struttura</b>
<b>CATANIA</b>

 Ricercatore responsabile locale:  
**RUSSO Marco**
**PREVENTIVO LOCALE DI SPESA PER L'ANNO 2001**
**In ML**

VOCI DI SPESA		DESCRIZIONE DELLA SPESA	IMPORTI		A cura della Comm.ne Scientifica Nazionale
			Parziali	Totale Compet.	
Viaggi e missioni	Interno	Missioni interne per riunioni sedi esperimento	5	<b>5</b>	
	Estero	1 mese uomo CERN	8	<b>8</b>	
Materiale Consumo		Europractice e Cadence	8	<b>41</b>	
		Sviluppo scheda FPGA e acquisto FPGA sfusi	5		
		ORCAD	2		
		Tool completo di sviluppo FPGA e PCI core Synopsys	20 6		
Trasp.e facch.					
Spese Calcolo		Consorzio			
		Ore CPU			
Spazio Disco		Cassette			
		Altro			
Affitti e manutenz. apparecchiati.					
Materiale Inventariabile					
Costruzione Apparati					
<b>Totale</b>				<b>54</b>	
Note:					

**ISTITUTO NAZIONALE DI FISICA NUCLEARE**

Preventivo per l'anno **2001**

Codice	Esperimento	Gruppo
	HSPLIN	5

<b>Struttura</b>
<b>CATANIA</b>

**ALLEGATO MODELLO EC 2**

Codice	Esperimento	Gruppo
	HSPLIN	5

<b>Struttura</b>
<b>CATANIA</b>

**PREVISIONE DI SPESA: PIANO FINANZIARIO LOCALE  
PER GLI ANNI DELLA DURATA DEL PROGETTO**

**In ML**

ANNI FINANZIARI	Miss. interno	Miss. estero	Mater. di cons.	Trasp.e Facch.	Spese Calcolo	Affitti e manut. appar.	Mat. inventar.	Costruz. apparati	TOTALE Competenza
2001	5	8	41						<b>54</b>
2002	5	8	29					15	<b>57</b>
<b>TOTALI</b>	<b>10</b>	<b>16</b>	<b>70</b>					<b>15</b>	<b>111</b>

Note:

Osservazioni del Direttore della Struttura in merito alla disponibilità di personale e di attrezzature:

**Mod. EC. 3**

(a cura del responsabile locale)



Codice	Esperimento	Gruppo
	HSPLIN	5

<b>Struttura</b>
<b>CATANIA</b>

**COMPOSIZIONE DEL GRUPPO DI RICERCA (cont.)**

<b>LAUREANDI</b> Cognome e Nome	Associazione		Titolo della Tesi
	SI	NO	
Relatore	<input type="radio"/> SI	<input type="radio"/> NO	
Relatore	<input type="radio"/> SI	<input type="radio"/> NO	
Relatore	<input type="radio"/> SI	<input type="radio"/> NO	
Relatore	<input type="radio"/> SI	<input type="radio"/> NO	
Relatore	<input type="radio"/> SI	<input type="radio"/> NO	
Relatore	<input type="radio"/> SI	<input type="radio"/> NO	
Relatore	<input type="radio"/> SI	<input type="radio"/> NO	
Relatore	<input type="radio"/> SI	<input type="radio"/> NO	

Denominazione	mesi-uomo	<b>SERVIZI TECNICI</b> Annotazioni

**INTERAZIONI CON LE INDUSTRIE (COMMESSE HIGH TECH)**

DENOMINAZIONE	DESCRIZIONE PRODOTTO O COMMESSA

HSPLIN

5

Gaetano Salina

Roma2

nuovo

STR.	ESPERIM.	Missioni interno	Inviti ospiti stran.	Missioni estero	Mater. di Cons.	Spes Sem	Tras. e Fac.	Pub. Scien.	Spese Calc	Aff. e Manut. App.	Mater. invent.	Costruz. apparati	TOTALE
CATANIA	Personale												
	Ricercatori	2,0		Tecnologi			Tecnici				Servizi mesi uomo		
	FTE	2,0		FTE			FTE						
	<b>Rapporti (FTE/numero) Ricercatori</b>				<b>1,00</b>				<b>Ricercatori+Tecnologi</b>				<b>1,00</b>
	HSPLIN	5		8	41								54
	di cui sj												
	Totali	5		8	41								54
	di cui sj												
<b>Richieste/(FTE ricercatori+tecnologi)</b>				<b>27,00</b>									
ROMA2	Personale												
	Ricercatori	2,0		Tecnologi			Tecnici	1,0			Servizi mesi uomo		
	FTE	0,7		FTE			FTE	0,4					
	<b>Rapporti (FTE/numero) Ricercatori</b>				<b>0,33</b>				<b>Ricercatori+Tecnologi</b>				<b>0,33</b>
	HSPLIN	9		16	62						15		102
	di cui sj												
	Totali	9		16	62						15		102
	di cui sj												
<b>Richieste/(FTE ricercatori+tecnologi)</b>				<b>156,92</b>									
<b>TOTALI</b>													
Totali	14		24	103							15		156
di cui sj													
<b>Confronto con il modello EC4</b>													
Mod. EC4 dati													
Totali-Dati EC4	14,0		24,0	103,0							15,0		156,0
<b>Personale</b>													
Ricercatori	4,0		Tecnologi				Tecnici	1,0			Servizi mesi uomo		
FTE	2,7		FTE				FTE	0,4					
<b>Rapporti (FTE/numero) Ricercatori</b>				<b>0,66</b>				<b>Ricercatori+Tecnologi</b>				<b>0,66</b>	
<b>Richieste/(FTE ricercatori+tecnologi)</b>				<b>58,87</b>									