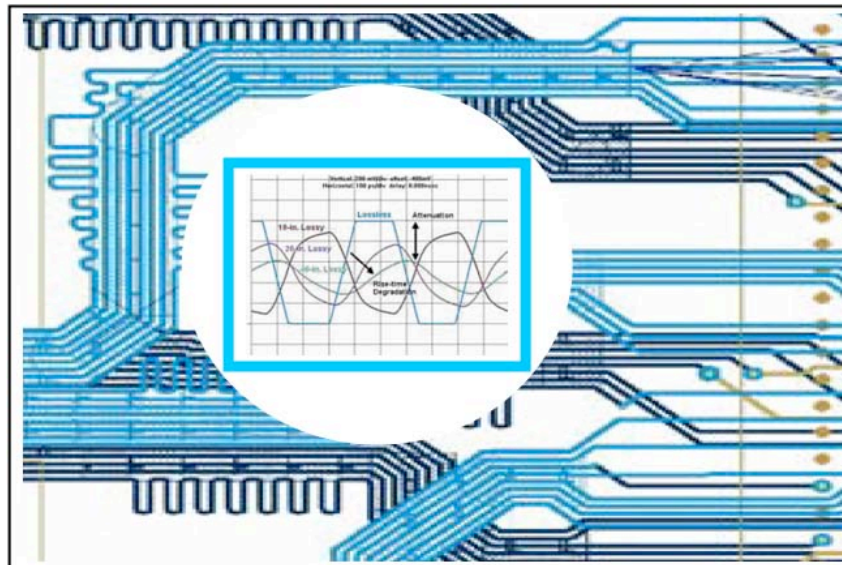


# Integrità dei segnali nelle moderne schede elettroniche

Bologna, 10-12 Ottobre 2007



**CENTRO DI ELETTRONICA  
ISTITUTO NAZIONALE DI FISICA NUCLEARE  
Sezione di Bologna**

# **Integrità dei segnali nelle moderne schede elettroniche**

(Corso nazionale per dipendenti INFN)

## **Obiettivi**

In una moderna scheda elettronica digitale le interconnessioni hanno un ruolo importante nel determinare le prestazioni complessive. Con segnali aventi tempo di salita inferiore al nanosecondo, le piste che connettono i componenti su una scheda non possono essere più considerate come semplici collegamenti ohmici, ma bisogna trattarle come linee di trasmissione, cioè strutture guidanti del campo elettromagnetico. La progettazione del layout di un circuito stampato (PCB, Printed Circuit Board) diventa, pertanto, una fase importante del processo di produzione di una scheda elettronica.

Scopo del corso è quello di illustrare i principi che regolano l'integrità dei segnali nelle interconnessioni di una scheda elettronica e le tecniche per realizzare PCB in cui i fenomeni di distorsione dei segnali siano minimizzati. I concetti di impedenza, riflessione, interferenza elettromagnetica, crosstalk, rimbalzi di massa, condensatori di disaccoppiamento, saranno presentati in modo semplice ed intuitivo, evidenziando gli aspetti fisici e con l'aiuto di parecchi esempi pratici.

Con l'utilizzo di software commerciale saranno simulate le situazioni più comuni di interconnessione su scheda, varie condizioni di accoppiamento e numerose topologie di distribuzione dei segnali. Alcuni programmi sviluppati specificatamente per il corso (e a disposizione dei partecipanti) saranno utilizzati per illustrare alcune strategie di progettazione, come, ad esempio, il dimensionamento dei condensatori di disaccoppiamento in schede con componenti in package BGA (Ball Grid Array).

Infine sarà brevemente illustrata la nuova normativa RoHS (Reduction of Hazardous Substances) e la tecnica di saldatura senza piombo (lead free), e verrà mostrato, inoltre, come le nuove tecnologie di assemblaggio possano influenzare la progettazione di un PCB.

## **Target**

Il corso è rivolto ai dipendenti INFN che hanno attività nel campo dell'elettronica ed hanno interesse ad approfondire le tecniche di progettazione del layout di circuiti stampati e le problematiche relative all'integrità dei segnali nelle moderne schede digitali.

## **Metodologia didattica**

Lezioni teoriche con sussidi didattici (audiovisivi, etc.) ed esempi pratici con l'ausilio di software su Personal Computer. Ogni giornata è divisa in due parti in cui la seconda parte sarà dedicata a esempi e simulazioni su argomenti trattati nella prima parte.

## **N° partecipanti**

40 persone.

## **Docenti:**

I .D'Antone e M.Zuffa del Centro di Elettronica della Sezione di Bologna

## **Organizzazione logistica**

Il corso si svolgerà presso lo Starhotel Excelsior, via P. Pietramellara, 51-Bologna-tel.+39 051 246178, dal 10 al 12 ottobre 2007.

## ***PROGRAMMA***

### **Prima giornata**

**Ore 9.30** Registrazione Partecipanti

**Ore 10** Apertura Lavori

**Ore 10.15:**

**Comportamento non ideale dei conduttori** (I.D'Antone)

Tempo di salita e lunghezza di un circuito.

Qualità del segnale in un conduttore.

Piste di PCB: microstrip e stripline.

Resistenza di un conduttore. Temperatura. Effetto pelle.

Capacità tra due conduttori. Costante dielettrica. Tangente di perdita.

Induttanza di un loop conduttore.

Spettro di un segnale digitale ed emissioni elettromagnetiche.

**Ore 11.15 COFFEE BREAK**

**Ore 11.45 :**

**Linee di trasmissione** (I.D'Antone)

Linee di trasmissione: Impedenza, attenuazione, velocità di propagazione.

Regole pratiche per piste a impedenza controllata.

Riflessioni del segnale su una linea di trasmissione.

Adattamento di impedenza.

Discontinuità capacitive e induttive nelle linee di trasmissione.

Fori metallizzati (Via).

Linee con perdita e diagramma ad occhio.

**Ore 12.45** DISCUSSIONE

### **Pranzo**

**Ore 14.45**

**Esempi e simulazioni** (M.Zuffa)

su linee di trasmissione, su microstrip e stripline, su varie terminazioni di linea, sul comportamento non ideale delle linee di trasmissione.

**Ore 15.45** COFFEE BREAK

**Ore 16.15:**

**Esempi e simulazioni** (M.Zuffa)

sulle perdite nelle linee di trasmissione, sui diagrammi ad occhio, sulle emissioni elettromagnetiche.

**Ore 17.15** DISCUSSIONE

## Seconda giornata

**Ore 10** Apertura Lavori

**Ore 10.15:**

**Progettazione dei circuiti stampati** (I.D'Antone)

Partizionamento della scheda. Isole e ponti.

Scelta ed assegnazione degli strati.

Attraversamento di layer in schede multilayer. La regola 20H.

Metodi di saldatura: a riscaldamento totale e parziale.

Difetti nelle saldature. Ispezione delle saldature.

Normativa RoHS ((Reduction of Hazardous Substances).

Tecnica di saldatura senza piombo.

**Ore 11.15** COFFEE BREAK

**Ore 11.45 :**

**Crosstalk e collegamenti seriali** (I.D'Antone)

Crosstalk capacitivo e induttivo.

Crosstalk nelle linee di trasmissione: NEXT e FEXT.

Tecniche di layout per segnali differenziali.

Impedenza differenziale. Impedenza Zodd e Zeven.

Distribuzione del clock. Reti di clock a minimo skew.

Collegamenti seriali oltre il Gigabit al secondo. SERDES

Compensazione delle perdite. Equalizzazione delle linee.

**Ore 12.45** DISCUSSIONE

## Pranzo

**Ore 14.45**

**Esempi e simulazioni** (M.Zuffa)

su varie configurazioni di stackup nelle schede multistrato, sull'effetto della distanza di un piano di massa, sul crosstalk.

**Ore 15.45 COFFEE BREAK**

**Ore 16.15**

**Esempi e simulazioni** (M.Zuffa)

sul crosstalk FEXT e NEXT, su linee differenziali, su collegamenti seriali ed equalizzazione.

**Ore 17.15 DISCUSSIONE**

### **Terza giornata**

**Ore 10** Apertura Lavori

**Ore 10.15:**

**Distribuzione delle masse e delle alimentazioni.** (I.D'Antone)

Induttanza delle connessioni. Rimbalzi di massa (Ground Bounce).

Effetto della induttanza delle piste di alimentazione e massa.

Stripline tra piani di power e ground.

Condensatori di disaccoppiamento. Frequenza di risonanza.

Capacità tra piani. Effetto di capacità multiple.

Caratteristiche dei capacitori a montaggio superficiale.

**Ore 11.15 COFFEE BREAK**

**Ore 11.45 :**

**Esempi e simulazioni.** (I.D'Antone)

sui rimbalzi di massa, sull'impedenza di un sistema di distribuzione delle alimentazioni, sul dimensionamento dei condensatori di disaccoppiamento.

**Ore 12.45 FINE LAVORI E DISCUSSIONE**

**La Segreteria del corso è curata dalla Sig.ra Maria GANGI**

**Tel/Fax 051- 2095069\_ e-mail Gangim@bo.infn.it**